

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

ryw



XA-9937
PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the application of:

Kentaro YAMAKAWA

Appln. No.: 10/681,143

Group Art Unit: 2816

Filed: October 9, 2003

For: MICROCOMPUTER

* * *

TRANSMITTAL OF CERTIFIED COPY OF PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

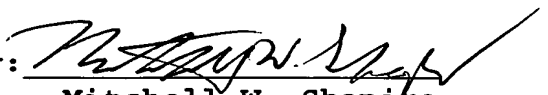
Sir:

Transmitted herewith is a certified copy of Japanese
Patent Application No. 2002-298189 filed October 11, 2002,
for which Applicant claims priority under 35 U.S.C. § 119.

Respectfully submitted,

MWS:jab

Miles & Stockbridge P.C.
1751 Pinnacle Drive, Suite 500
McLean, Virginia 22102-3833
(703) 903-9000

By: 
Mitchell W. Shapiro
Reg. No. 31,568

May 19, 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 0 月 1 1 日
Date of Application:

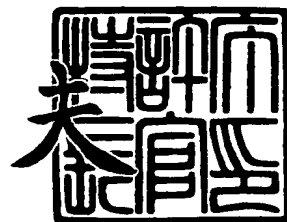
出 願 番 号 特 願 2 0 0 2 - 2 9 8 1 8 9
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 2 9 8 1 8 9]

出 願 人
Applicant(s): 株式会社ルネサステクノロジ
 株式会社ルネサス北日本セミコンダクタ

2 0 0 3 年 1 0 月 2 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 H02015601

【提出日】 平成14年10月11日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 15/78

【発明者】

 【住所又は居所】 北海道亀田郡七飯町字中島 1 4 5 番地 日立北海セミコ
 ンダクタ株式会社内

 【氏名】 山川 健太郎

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社日立製作所

【特許出願人】

 【識別番号】 000233594

 【氏名又は名称】 日立北海セミコンダクタ株式会社

【代理人】

 【識別番号】 100080001

 【弁理士】

 【氏名又は名称】 筒井 大和

 【電話番号】 03-3366-0787

【手数料の表示】

 【予納台帳番号】 006909

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マイクロコンピュータ

【特許請求の範囲】

【請求項 1】 冷却装置を制御するために使用可能な第 1 の分解能を持つ第 1 のタイマと、

表示装置の輝度を調整するために使用可能な前記第 1 の分解能より高い第 2 の分解能を持つ第 2 のタイマとを含み、

前記第 1 のタイマと前記第 2 のタイマとが 1 つのチップ上に形成されていることを特徴とするマイクロコンピュータ。

【請求項 2】 請求項 1 記載のマイクロコンピュータにおいて、
前記第 1 のタイマは、第 1 の周波数の信号を出力し、
前記第 2 のタイマは、前記第 1 の周波数より高い第 2 の周波数の信号を出力することを特徴とするマイクロコンピュータ。

【請求項 3】 請求項 1 記載のマイクロコンピュータにおいて、
前記第 2 のタイマは、更にバッテリーの充放電を制御するために使用可能であることを特徴とするマイクロコンピュータ。

【請求項 4】 請求項 3 記載のマイクロコンピュータにおいて、
前記第 1 の周波数および前記第 2 の周波数は、それぞれ基準のクロック信号を分周して生成することを特徴とするマイクロコンピュータ。

【請求項 5】 請求項 1 記載のマイクロコンピュータにおいて、
前記第 2 のタイマは、パルス幅変換回路を有することを特徴とするマイクロコンピュータ。

【請求項 6】 請求項 2 記載のマイクロコンピュータにおいて、
前記第 1 のタイマは、複数の第 1 の周波数の信号を出力可能で、
前記第 2 のタイマは、前記第 1 の周波数より高い第 2 の周波数の信号で、パルス幅の異なる複数の信号を出力可能であることを特徴とするマイクロコンピュータ。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、マイクロコンピュータに関し、特に1つのチップ上に形成されたマイクロコンピュータ、いわゆるワンチップマイクロコンピュータにおいて、冷却装置の制御および表示装置の輝度制御に好適なマイクロコンピュータに適用して有効な技術に関する。

【0 0 0 2】**【従来の技術】**

本発明者が検討したところによれば、マイクロコンピュータに関しては、以下のような技術が考えられる。

【0 0 0 3】

たとえば、マイクロコンピュータの一例として、ノート型パーソナルコンピュータに用いられるワンチップマイクロコンピュータは、演算処理を行うCPU (Central Processing Unit)、クロック信号を発生するCPG (Clock Pulse Generator)、制御プログラムなどを記憶するフラッシュメモリ、データなどを記憶するRAM (Random Access Memory)、冷却用ファンやLCD (Liquid Crystal Display) などの周辺装置を制御するアナログ回路 (A-D (Analog-Digital) 回路, D-A (Digital-Analog) 回路)、外部と接続するI/O (Input/Output) 回路、バスインタフェースなどから構成され、これらが1つのチップ上に形成されている。

【0 0 0 4】

また、このようなマイクロコンピュータにおいては、たとえばLCDのバックライト電源を制御するために、HighとLowの期間を可変して所望の電圧を生成するPWM (Pulse Width Modulation) 回路をワンチップ内に搭載した液晶表示用のマイクロコンピュータの技術がある (例えば、特許文献1参照)。

【0 0 0 5】**【特許文献1】**

特開平9-6934号公報

【0006】**【発明が解決しようとする課題】**

ところで、前記のようなマイクロコンピュータについて、本発明者が検討した結果、以下のようなことが明らかとなった。

【0007】

たとえば、前述のように、ファンやLCDなどの周辺装置をアナログ回路で制御するワンチップマイクロコンピュータでは、アナログ回路を搭載する必要がある、これによってチップサイズの増大を招き、また基板実装、チップレイアウトの際にアナログ専用電源を搭載しなければならない。この結果、このチップサイズの増大、アナログ専用電源の搭載は、ワンチップマイクロコンピュータのコストアップにもつながる。

【0008】

また、前記特許文献1の技術でも、LCDの制御はPWM回路で可能となるものの、同じワンチップマイクロコンピュータによりファンを制御する場合には、このファンを制御する回路が必要となるが、ファンを制御することまでは考慮されていない。

【0009】

そこで、本発明の目的は、チップサイズの増大およびアナログ専用電源の搭載が必要なアナログ回路を搭載することなく、冷却装置の制御および表示装置の輝度制御、さらにはバッテリーの充放電制御を実現することができるワンチップマイクロコンピュータを提供することにある。

【0010】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0011】**【課題を解決するための手段】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0012】

すなわち、本発明は、ワンチップマイクロコンピュータに適用され、冷却装置を制御するために使用可能な低分解能タイマと、表示装置の輝度を調整するために使用可能な高分解能タイマとを含むものである。これにより、低分解能タイマによって冷却装置を制御し、高分解能タイマによって表示装置の輝度を調整することができる。よって、アナログ回路を搭載する必要がないので、アナログ専用電源を必要としないため、チップサイズの低減、システムの簡素化が実現できるようになる。

【0013】

このワンチップマイクロコンピュータにおいては、さらに高分解能タイマをバッテリーの充放電を制御するために使用可能とするものである。また、低分解能タイマが低周波出力、高分解能タイマが高周波出力とし、これらの低周波、高周波を基準のクロック信号を分周して生成するようにしたものである。また、高分解能タイマは、PWM回路を有するものである。

【0014】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0015】

図1により、本発明の一実施の形態のワンチップマイクロコンピュータを使用したノート型パーソナルコンピュータの構成の一例を説明する。図1はワンチップマイクロコンピュータを使用したノート型パーソナルコンピュータのブロック図を示す。

【0016】

本実施の形態のワンチップマイクロコンピュータを使用したノート型パーソナルコンピュータは、たとえば全体の演算処理を行うCPU1と、相互のデータ転送を制御するノースブリッジ2およびサウスブリッジ3と、周辺装置を制御するワンチップマイクロコンピュータ4と、制御プログラム（システムBIOS（Basic Input Output System）など）などを記憶するフ

ラッシュメモリ 5 と、冷却装置である 2 つのファン 6, 7 と、表示装置である LCD の輝度制御を行う LCD 輝度コントローラ 8 と、電源となる 2 つのバッテリー 9, 10 と、バッテリー 9, 10 を切り替えるバッテリーセクタ 11 と、バッテリー 9, 10 を充電する電圧チャージャ 12 と、入力装置であるキーボード 13 およびマウス 14 と、キーボード 13 の打鍵変換を行うキーマトリクス 15 と、温度およびファンの回転を監視する温度・ファンモニタ IC 16 と、電力を監視する電力モニタ IC 17 などから構成される。

【0017】

ワンチップマイクロコンピュータ 4 は、演算処理を行う CPU 21 と、クロック信号を発生する CPG 22 と、制御プログラム (ACPI (Advanced Configuration and Power Interface) ファームウェアなど) などを記憶するフラッシュメモリ 23 と、データなどを記憶する RAM 24 と、ファン 6, 7 を制御する 8 ビットタイマ 25 と、LCD 輝度コントローラ 8 および電圧チャージャ 12 を制御する 14 ビットタイマ 26 と、バッテリー 9, 10 およびバッテリーセクタ 11 を制御するバッテリーコントローラ 27, 28 と、キーボード 13 およびマウス 14 を制御するキーボードコントローラ 29 と、キーマトリクス 15 と接続する I/O 回路 30 と、ノースブリッジ 2 およびサウスブリッジ 3 を介して CPU 1 と接続する LPC バスとのバスインタフェース 31 などから構成される。このワンチップマイクロコンピュータ 4 は、公知の半導体製造技術により 1 つのチップ上に形成されている。

【0018】

次に、図 2 により、ワンチップマイクロコンピュータにおいて、CPG と 8 ビットタイマおよび 14 ビットタイマの構成の一例を説明する。図 2 は CPG と 8 ビットタイマおよび 14 ビットタイマのブロック図を示す。

【0019】

CPG 22 は、クロック信号 EXTERNAL, XTAL を入力とする発振器 41 と、この発振器 41 から出力されたクロック信号をデューティ補正するデューティ補正回路 42 と、別系統で低周波クロック信号 EXCL を入力とする発振器 43 と、デューティ補正回路 42 から出力されたクロック信号と発振器 43 から出力

されたクロック信号のいずれかを選択するクロック選択回路 44 と、このクロック選択回路 44 から出力されたクロック信号 Φ を分周する分周器 45 と、この分周器 45 から出力されたクロック信号 $\Phi/2 \sim \Phi/32$ とクロック選択回路 44 から出力されたクロック信号 Φ のいずれかを選択するバスマスタクロック選択回路 46 などから構成される。

【0020】

この CPG 22 において、バスマスタクロック選択回路 46 から出力されたクロック信号は CPU 21 や DTC などに供給されて、この CPU 21 や DTC などはバスマスタクロック信号に同期して動作する。また、クロック選択回路 44 から出力されたクロック信号 Φ は、8 ビットタイマ 25、14 ビットタイマ 26 などにそれぞれ供給され、このクロック信号 Φ が基準となっている。

【0021】

8 ビットタイマ 25 は、詳細は後述するが、CPG 22 のクロック選択回路 44 から出力されたクロック信号 Φ を入力として、この基準となるクロック信号 Φ を分周する分周器 51 と、この分周器 51 により分周されたクロック信号を演算処理するコントロールロジック回路 52 などから構成され、このコントロールロジック回路 52 から低周波の信号が出力される。

【0022】

14 ビットタイマ 26 は、詳細は後述するが、CPG 22 のクロック選択回路 44 から出力されたクロック信号 Φ を入力として、この基準となるクロック信号 Φ を分周する分周器 61 と、この分周器 61 により分周されたクロック信号をパルス幅変換処理するコントロールロジック回路 62 などから構成され、このコントロールロジック回路 62 から高周波の信号が出力される。

【0023】

次に、図 3～図 6 により、8 ビットタイマの構成および動作の一例を詳細に説明する。図 3 は 8 ビットタイマのブロック図、図 4 はタイマコントロールレジスタ、タイマコントロール/ステータスレジスタの設定（チャンネル 1）、図 5 はタイマコントロールレジスタ、タイマコントロール/ステータスレジスタの設定（チャンネル 2）、図 6 は 8 ビットタイマにより生成される信号の波形図をそれ

ぞれ示す。

【0024】

8ビットタイマ25は、冷却装置のファン6, 7を制御するために使用可能な低分解能のタイマであり、たとえば図3に一例を示すように、前述した分周器51およびコントロールロジック回路52と、クロック選択回路53、タイマコントロールレジスタTCRX（チャンネル1）、TCRY（チャンネル2）、タイマコントロール/ステータスレジスタTC SRなどから構成される。

【0025】

分周器51は、内部クロック信号 Φ を入力として、この内部クロック信号 Φ を分周し、分周されたクロック信号 $\Phi/2$, $\Phi/4$, $\Phi/256$, $\Phi/2048$ を生成する。クロック選択回路53は、内部クロック信号 Φ 、分周器51により分周されたクロック信号 $\Phi/2$, $\Phi/4$, $\Phi/256$, $\Phi/2048$ 、外部クロック信号の中から所望のクロック信号を選択する。この選択制御信号は、コントロールロジック回路52から供給される。

【0026】

コントロールロジック回路52は、クロック選択回路53により選択されたクロック信号に同期し、タイマコントロールレジスタTCRX, TCRY、タイマコントロール/ステータスレジスタTC SRに設定されたデータに基づいて演算処理し、チャンネル1のファン6のモータを制御する出力信号TMOX、チャンネル2のファン7のモータを制御する出力信号TMOYをそれぞれ生成する。また、コントロールロジック回路52には、外部のリセット信号などからレジスタリセット信号TMR IX, TMR IYが入力され、各レジスタが初期化される。

【0027】

チャンネル1側のタイマコントロールレジスタTCRX、タイマコントロール/ステータスレジスタTC SRの設定の一例は、たとえば図4に示すように、TCRX（ビット5）、TC SR（ビット2）、TC SR（ビット1）、TC SR（ビット0）にそれぞれ、1000の設定でクロック入力禁止、1001の設定で $\Phi/2048$ でカウント、1010の設定で $\Phi/4096$ でカウント、1011の設定で $\Phi/8192$ でカウント、1100の設定でコンペアマッチでカウン

ト、などが可能となる。すなわち、このチャンネル1の設定例では、 $\Phi/2048$ 、 $\Phi/4096$ 、 $\Phi/8192$ による3種類の制御が可能となっている。

【0028】

チャンネル2側のタイマコントロールレジスタTCRY、タイマコントロール/ステータスレジスタTCSRの設定の一例は、たとえば図5に示すように、TCRY（ビット4）、TCSR（ビット2）、TCSR（ビット1）、TCSR（ビット0）にそれぞれ、1000の設定でクロック入力禁止、1001の設定で $\Phi/4096$ でカウント、1010の設定で $\Phi/8192$ でカウント、1011の設定で $\Phi/16384$ でカウント、1100の設定でオーバーフローでカウント、などが可能となる。すなわち、このチャンネル2の設定例では、 $\Phi/4096$ 、 $\Phi/8192$ 、 $\Phi/16384$ による3種類の制御が可能となっている。

【0029】

以上のように設定される8ビットタイマ25においては、たとえば図6に一例を示すように、基準のクロック信号（内部クロック信号） Φ をもとに、この基準のクロック信号 Φ を分周器51により分周し、この分周したクロック信号、内部クロック信号 Φ 、外部クロック信号の中でクロック選択回路53から選択された信号からコントロールロジック回路52によりコンペアマッチ信号を生成し、このコンペアマッチ信号に基づいて低周波の信号を生成し、この信号を出力信号として出力する。たとえば一例として、この8ビットタイマ25では、30～60 Hz程度の周波数の信号が生成される。ここで、コンペアマッチ信号とはTCSR、TCRX、TCRYにて定めた制御クロックによりコントロールロジック回路52で生成され、その波形を使用して信号の出力を行っている。

【0030】

この8ビットタイマ25は、前述のように出力が2チャンネル分搭載されており、一方の出力信号は一方のファン6に供給し、他方の出力信号は他方のファン7に供給し、これによって各ファン6、7の駆動をそれぞれ独立に制御することができる。

【0031】

次に、図7～図13により、14ビットタイマの構成および動作の一例を詳細

に説明する。図 7 は 14 ビットタイマのブロック図、図 8 は周辺クロックセレクトレジスタの設定、図 9 はクロックセレクト、図 10 は PWM データレジスタの設定、図 11 は出力波形の設定、図 12 は 14 ビットタイマにより生成される信号の波形図をそれぞれ示す。

【0032】

14 ビットタイマ 26 は、表示装置の LCD の輝度を調整するために使用可能な高分解能のタイマであり、たとえば図 7 に一例を示すように、前述した分周器 61 およびコントロールロジック回路 62 と、クロック選択回路 63、周辺クロックセレクトレジスタ PCSR、PWM データレジスタ DADRA（チャンネル 1）、DADRB（チャンネル 2）、内部カウンタレジスタ DACNT、PWM コントロールレジスタ DACR などから構成される。

【0033】

分周器 61 は、内部クロック信号 Φ を入力として、この内部クロック信号 Φ を分周し、分周されたクロック信号 $\Phi/2$ 、 $\Phi/64$ 、 $\Phi/128$ 、 $\Phi/256$ 、 $\Phi/1024$ 、 $\Phi/4096$ 、 $\Phi/16384$ を生成する。クロック選択回路 63 は、内部クロック信号 Φ 、分周器 61 により分周されたクロック信号 $\Phi/2$ 、 $\Phi/64$ 、 $\Phi/128$ 、 $\Phi/256$ 、 $\Phi/1024$ 、 $\Phi/4096$ 、 $\Phi/16384$ の中から、CPU 21 から周辺クロックセレクトレジスタ PCSR に設定されたデータに基づいて所望のクロック信号を選択する。この選択制御信号は、コントロールロジック回路 62 から供給される。

【0034】

コントロールロジック回路 62 は、クロック選択回路 63 により選択されたクロック信号に同期し、PWM データレジスタ DADRA、DADRB、内部カウンタレジスタ DACNT、PWM コントロールレジスタ DACR に設定されたデータに基づいてパルス幅変換処理し、チャンネル 1 の LCD の LCD 輝度コントローラ 8 を制御する出力信号 PWX0、チャンネル 2 のバッテリー 9、10 の電圧チャージャ 12 を制御する出力信号 PWX1 をそれぞれ生成する。

【0035】

周辺クロックセレクトレジスタ PCSR の設定の一例は、たとえば図 8 に示す

ように、ビット 7 (PWCKX1B) で PWMX__1 クロックセレクト、ビット 6 (PWCKX1A) で PWMX__1 の DACR の CKS が 1 の状態でクロックを選択 (後述する図 9 参照)、ビット 5 (PWCKX0B) で PWMX__0 クロックセレクト、ビット 4 (PWCKX0A) で PWMX__0 の DACR の CKS が 1 の状態でクロックを選択 (図 9 参照)、ビット 3 (PWCKX1C) で PWMX__1 クロックセレクト、かつ PWMX__1 の DACR の CKS が 1 の状態でクロックを選択 (図 9 参照)、ビット 0 (PWCKX0C) で PWMX__0 クロックセレクト、かつ PWMX__0 の DACR の CKS が 1 の状態でクロックを選択 (図 9 参照)、などが可能となる。

【0036】

PWMX__1, PWMX__0 クロックセレクトの一例は、たとえば図 9 に示すように、PWCKX0C/PWCKX1C、PWCKX0B/PWCKX1B、PWCKX0A/PWCKX1A にそれぞれ、000 の設定で分解能 (T) がシステムクロック周期×2 で動作、001 の設定でシステムクロック周期×64 で動作、以降同様に、010 で×128、011 で×256、100 で×1024、101 で×4096、110 で×16384、となり、111 の設定で設定禁止、などが可能となる。すなわち、この設定例では、システムクロック周期それ自体と併せて 8 種類の分解能による制御が可能となっている。分解能とは、DADRA, DADRB で High 幅、Low 幅を設定する際に基準となる時間である。

【0037】

PWM データレジスタ DADRA, DADRB の設定の一例は、たとえば図 10 に示すように、ビット 15～ビット 2 (DA13～DA0) で出力波形の設定 (後述する図 11 参照) が可能であり、ビット 1 (CFS) で R/W キャリアフリーケンシセレクトにより、0 の設定で基本周期=分解能 (T) ×64 で動作し、DA13～DA0 の値の範囲は H' 0100～H' 3FFF、1 の設定で基本周期=分解能 (T) ×256 で動作し、DA13～DA0 の値の範囲は H' 0040～H' 3FFF、などが可能となる。

【0038】

出力波形の設定の一例 (ϕ : 10 MHz、内部クロック Φ の例) は、たとえば図 11 に示すように、分解能 (T) = $0.1 \mu s$ 、変換周期 = $1638.4 \mu s$ の場合に、PWM データレジスタ DADRA, DADRB (DA13 ~ DA0) が H' 0000 の設定で Low 幅は $0.1 \mu s$ 、High 幅は $1638.3 \mu s$ 、…、H' 1000 の設定で Low 幅は $409.6 \mu s$ 、High 幅は $1228.7 \mu s$ 、…、H' 3FFF の設定で Low 幅は $1638.3 \mu s$ 、High 幅は 0.1 、となる。

【0039】

以上のように設定される 14 ビットタイマ 26 においては、基準のクロック信号 Φ をもとに、この基準のクロック信号 Φ を分周器 61 により分周し、この分周したクロック信号からコントロールロジック回路 62 により所望のデューティ比による高周波の信号を生成し、このデューティ比の信号を出力信号として出力する。たとえば一例として、この 14 ビットタイマ 26 では、LCD の輝度調整に $270 \sim 280 \text{ Hz}$ 程度の周波数のクロック信号が生成される。

【0040】

この 14 ビットタイマ 26 による出力波形は、たとえば図 12 に一例を示すように、1 変換周期 (分解能 (T) $\times 2^{14}$) 中に発生するパルス ($CFS = 0$ の場合は 64、 $CFS = 1$ の場合は 256) の 0 レベル幅 (Low 幅: t_L) の合計 (TL) が PWM データレジスタ DADRA, DADRB の DA13 ~ DA0 の値と対応する。OS = 0 の場合、この波形が直接出力される。OS = 1 の場合、この波形が反転して出力される。OS = 1 の時、1 レベル幅 (High 幅: t_H) の合計 (TH) が PWM データレジスタ DADRA, DADRB の DA13 ~ DA0 の値と対応する。また、PWM タイマは 14 bit 変換精度を持っているため、分解能 $\times 2^{14}$ の周期で H/L の変換を行っている。なお、この 14 ビットタイマ 26 における基準クロック信号 (内部クロック信号)、分周クロック信号については、前述した図 6 とほぼ同様である。

【0041】

以上説明した例では、2 種類の基本周期と 8 種類の分解能との組み合わせにより、16 種類の波形を選択して生成できる。2 種類の基本周期は、分解能 (T)

×64、分解能(T)×256、である。8種類の分解能は、システムクロック周期、システムクロック周期×2、×64、×128、×256、×1024、×4096、×16384、である。

【0042】

この14ビットタイマ26から出力された所望のデューティ比の信号は、LCD輝度コントローラ8において、コンデンサ、抵抗などからなる平滑回路により平滑化してアナログ電圧(図12に破線で表示)を生成し、このアナログ電圧によりLCDの輝度を調整することができる。たとえば、デューティ比を可変してHighの期間を短くすることで低い電圧を作ることができ、この低電圧は低消費電力化が必要なノート型パーソナルコンピュータに有効となる。

【0043】

また、この14ビットタイマ26は、出力が2チャンネル分搭載されており、一方の出力信号は前述のようにLCDの輝度調整に使用され、他方の出力信号はバッテリー9、10の充放電を制御するために使用される。バッテリー9、10の充放電を制御する場合にも、LCDの輝度を調整する場合と同様に、所望のデューティ比の信号によりバッテリー9、10の充電および放電を制御することができる。このLCDの輝度調整とバッテリーの充放電制御は、チャンネル毎にそれぞれ独立に制御することができる。

【0044】

従って、本実施の形態によれば、8ビットタイマ25によって低周波による低速なクロック信号を生成できるので、ファン6、7のモータを直接制御することができる。また、14ビットタイマ26によって所望のデューティ比のクロック信号を生成することができるので、このクロック信号を平滑化したアナログ電圧によってLCDの制御およびバッテリー9、10の制御を行うことができる。

【0045】

この結果、ワンチップマイクロコンピュータ4からアナログ回路を削除したことにより、アナログ専用電源を必要としないため、ワンチップマイクロコンピュータ4のチップサイズを低減し、さらにこのワンチップマイクロコンピュータ4を搭載したノート型パーソナルコンピュータを簡素化することができる。

【0046】

以上、本発明者によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0047】

たとえば、前記実施の形態においては、ワンチップマイクロコンピュータからアナログ回路を削除したことによる効果を得ることを目的としたが、アナログ回路を搭載した場合には、このアナログ回路による処理によって温度およびファンの回転を監視する機能や、電力を監視する機能を搭載することができるので、ワンチップマイクロコンピュータの高機能化を実現することができる。

【0048】

【発明の効果】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0049】

(1) ワンチップマイクロコンピュータに、冷却装置を制御するために使用可能な低分解能タイマと、表示装置の輝度を調整するために使用可能な高分解能タイマとを搭載することで、低分解能タイマによって冷却装置を制御し、高分解能タイマによって表示装置の輝度を調整することができるので、アナログ回路を搭載する必要がなく、アナログ専用電源を必要としないため、ワンチップマイクロコンピュータのチップサイズの低減、およびこのワンチップマイクロコンピュータを用いたシステムの簡素化を実現することが可能となる。

【0050】

(2) ワンチップマイクロコンピュータにおいて、さらに高分解能タイマをバッテリーの充放電を制御するために使用可能とすることで、より一層、チップサイズの低減およびシステムの簡素化を実現することが可能となる。

【図面の簡単な説明】

【図1】

本発明の一実施の形態のワンチップマイクロコンピュータを使用したノート型

パーソナルコンピュータを示すブロック図である。

【図 2】

本発明の一実施の形態のワンチップマイクロコンピュータにおいて、CPGと8ビットタイマおよび14ビットタイマを示すブロック図である。

【図 3】

本発明の一実施の形態のワンチップマイクロコンピュータにおいて、8ビットタイマを示すブロック図である。

【図 4】

本発明の一実施の形態のワンチップマイクロコンピュータにおける8ビットタイマにおいて、タイマコントロールレジスタ、タイマコントロール/ステータスレジスタの設定（チャンネル1）を示す説明図である。

【図 5】

本発明の一実施の形態のワンチップマイクロコンピュータにおける8ビットタイマにおいて、タイマコントロールレジスタ、タイマコントロール/ステータスレジスタの設定（チャンネル2）を示す説明図である。

【図 6】

本発明の一実施の形態のワンチップマイクロコンピュータにおいて、8ビットタイマにより生成される信号を示す波形図である。

【図 7】

本発明の一実施の形態のワンチップマイクロコンピュータにおいて、14ビットタイマを示すブロック図である。

【図 8】

本発明の一実施の形態のワンチップマイクロコンピュータにおける14ビットタイマにおいて、周辺クロックセレクトレジスタの設定を示す説明図である。

【図 9】

本発明の一実施の形態のワンチップマイクロコンピュータにおける14ビットタイマにおいて、クロックセレクトを示す説明図である。

【図 10】

本発明の一実施の形態のワンチップマイクロコンピュータにおける14ビット

タイマにおいて、PWMデータレジスタの設定を示す説明図である。

【図 11】

本発明の一実施の形態のワンチップマイクロコンピュータにおける 14 ビットタイマにおいて、出力波形の設定を示す説明図である。

【図 12】

本発明の一実施の形態のワンチップマイクロコンピュータにおいて、14 ビットタイマにより生成される信号を示す波形図である。

【符号の説明】

- 1 CPU
- 2 ノースブリッジ
- 3 サウスブリッジ
- 4 ワンチップマイクロコンピュータ
- 5 フラッシュメモリ
- 6, 7 ファン
- 8 LCD輝度コントローラ
- 9, 10 バッテリ
- 11 バッテリセレクト
- 12 電圧チャージャ
- 13 キーボード
- 14 マウス
- 15 キーマトリクス
- 16 温度・ファンモニタ IC
- 17 電力モニタ IC
- 21 CPU
- 22 CPG
- 23 フラッシュメモリ
- 24 RAM
- 25 8ビットタイマ
- 26 14ビットタイマ

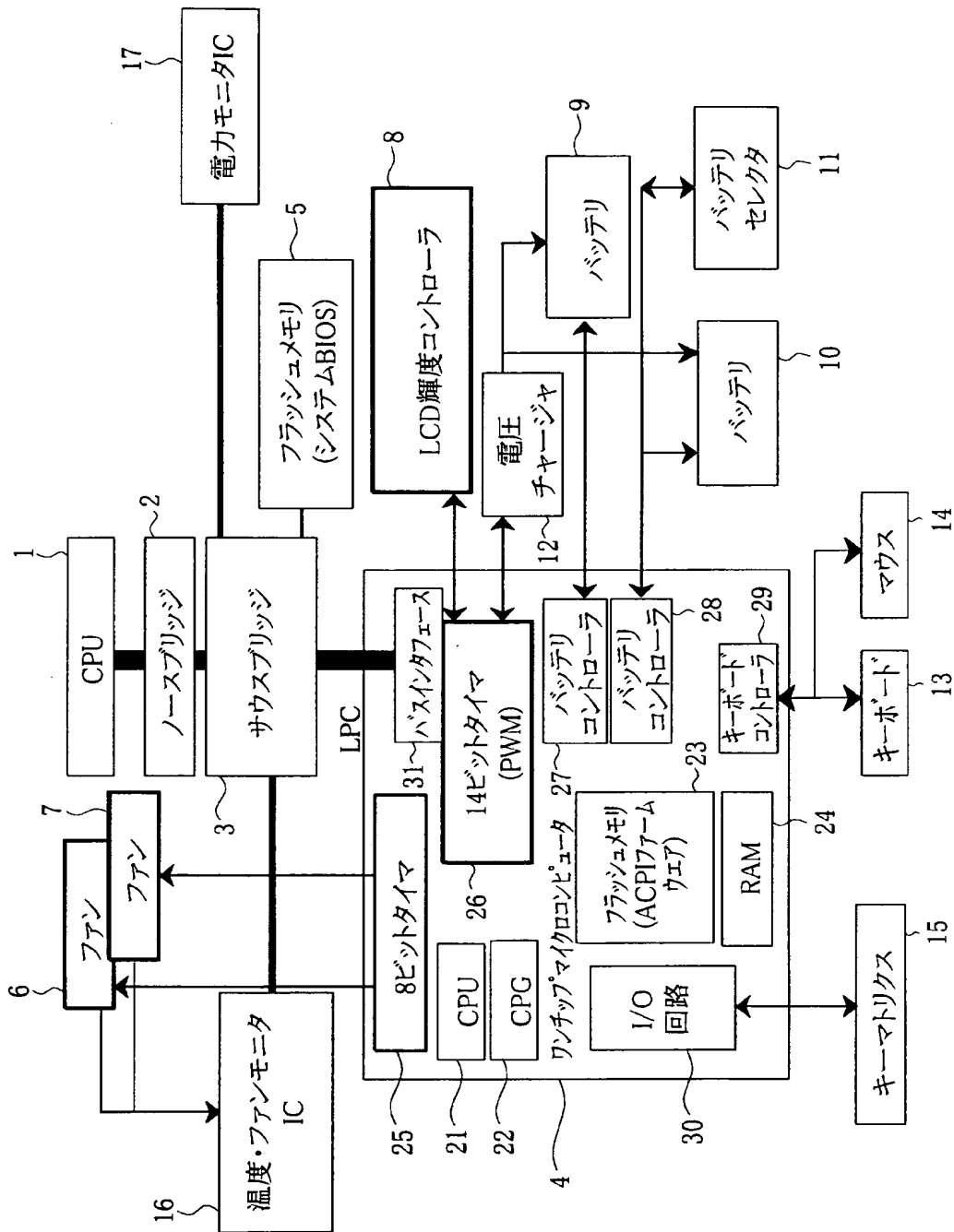
- 2 7, 2 8 バッテリコントローラ
- 2 9 キーボードコントローラ
- 3 0 I/O回路
- 3 1 バスインタフェース
- 4 1, 4 3 発振器
- 4 2 デューティ補正回路
- 4 4 クロック選択回路
- 4 5 分周器
- 4 6 バスマスタクロック選択回路
- 5 1, 6 1 分周器
- 5 2, 6 2 コントロールロジック回路
- 5 3, 6 3 クロック選択回路

【書類名】

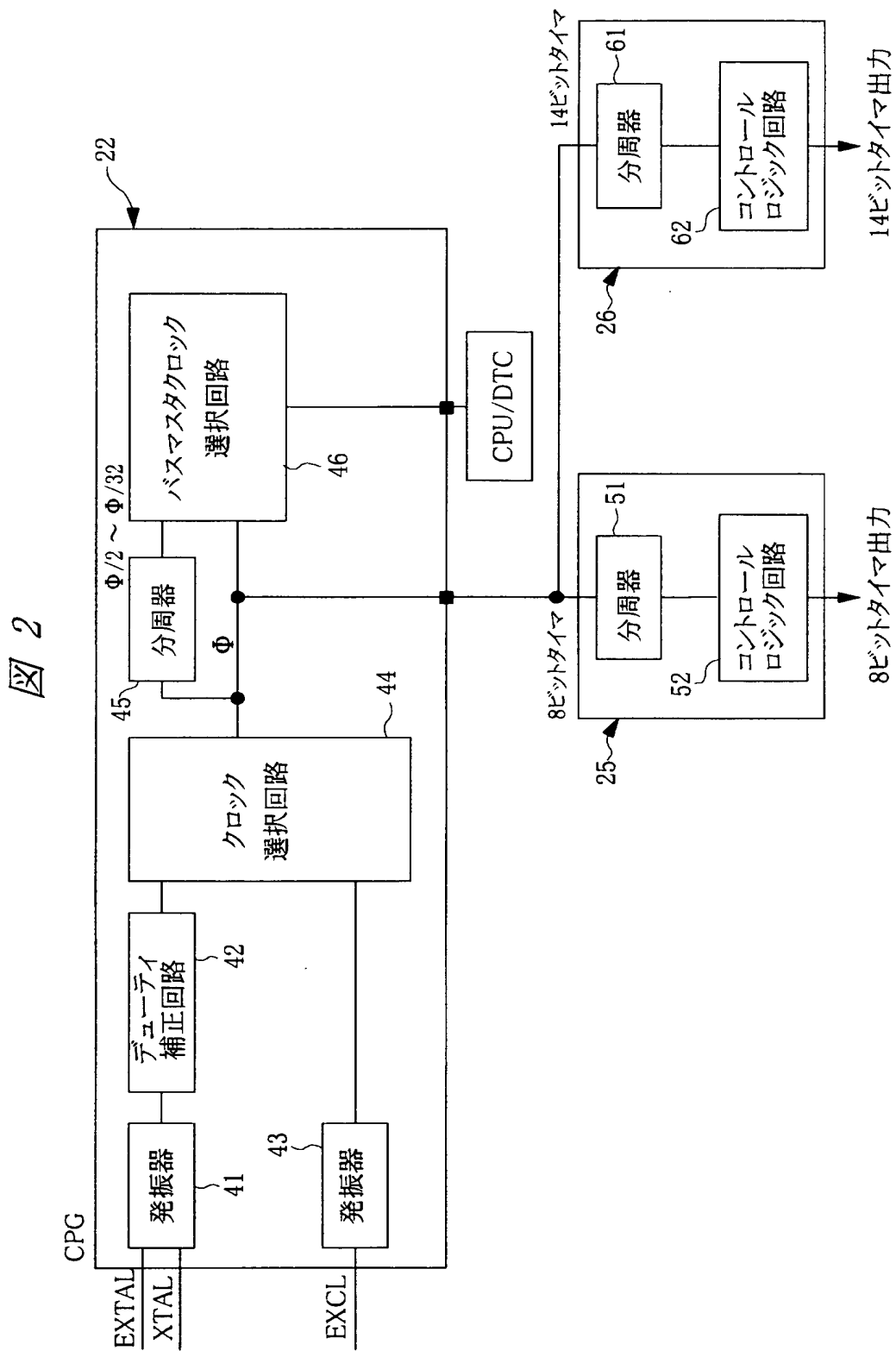
図面

【図 1】

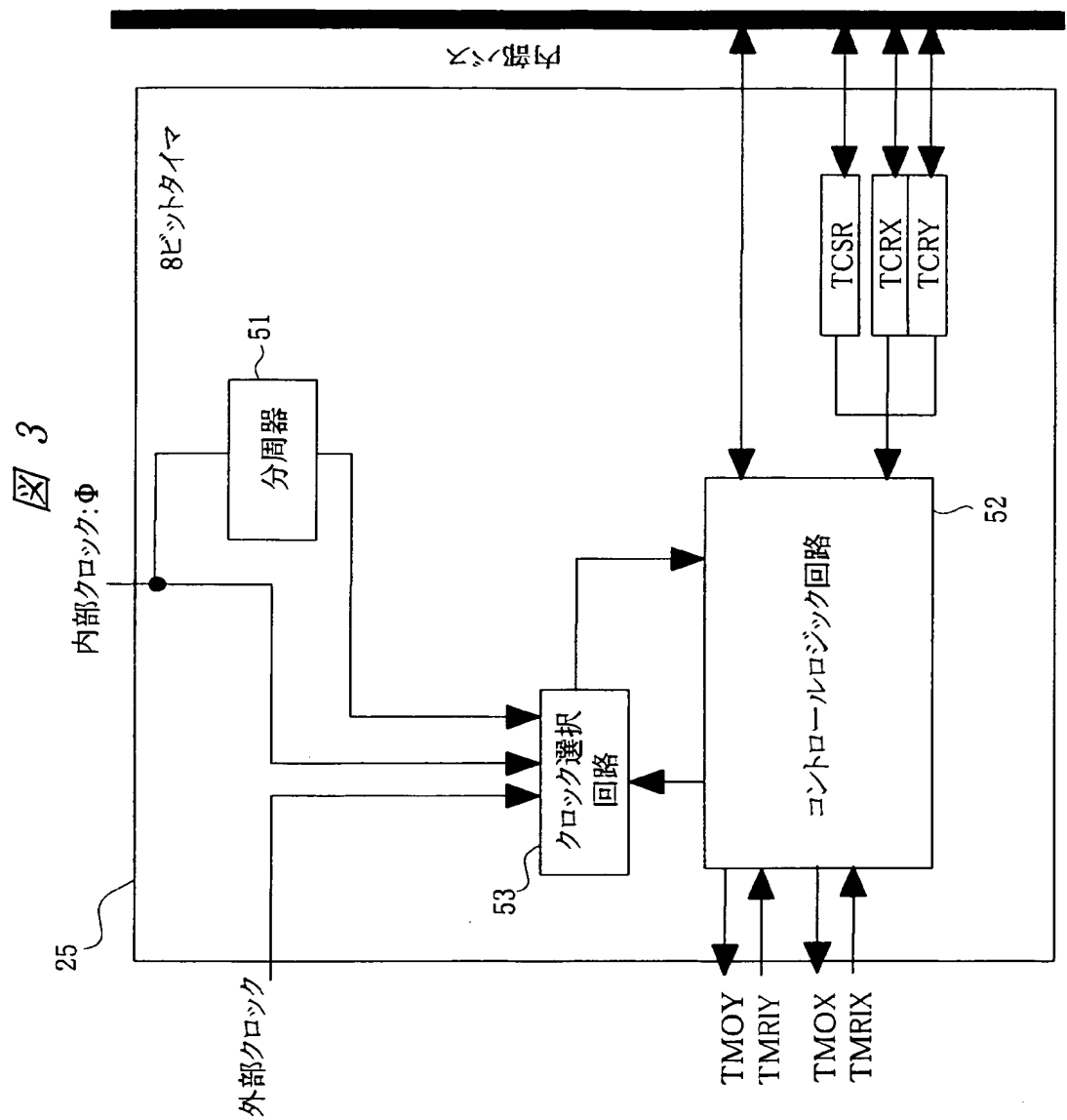
図 1



【図 2】



【図 3】



【図 4】

図 4

TCRX	TCSR			説 明
ビット5	ビット2	ビット1	ビット0	
CKSX	CKS2	CKS1	CKS0	
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
1	0	0	0	クロック入力禁止
1	0	0	1	φ/2048でカウント
1	0	1	0	φ/4096でカウント
1	0	1	1	φ/8192でカウント
1	1	0	0	コンペアマッチでカウント
—	1	0	1	
—	1	1	0	
—	1	1	1	

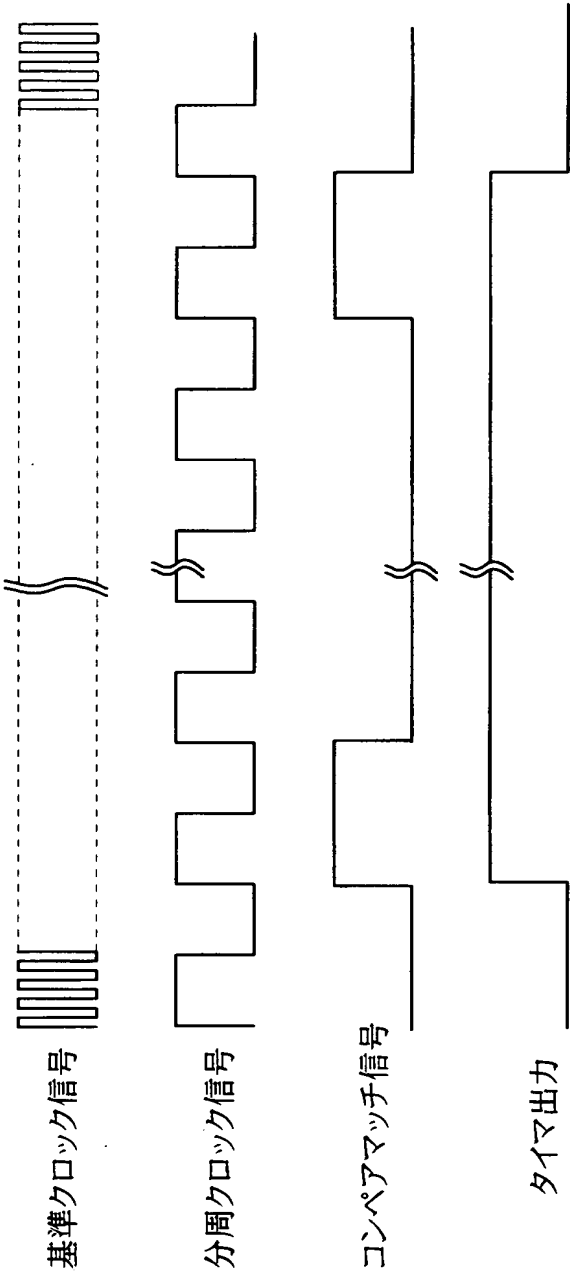
【図 5】

図 5

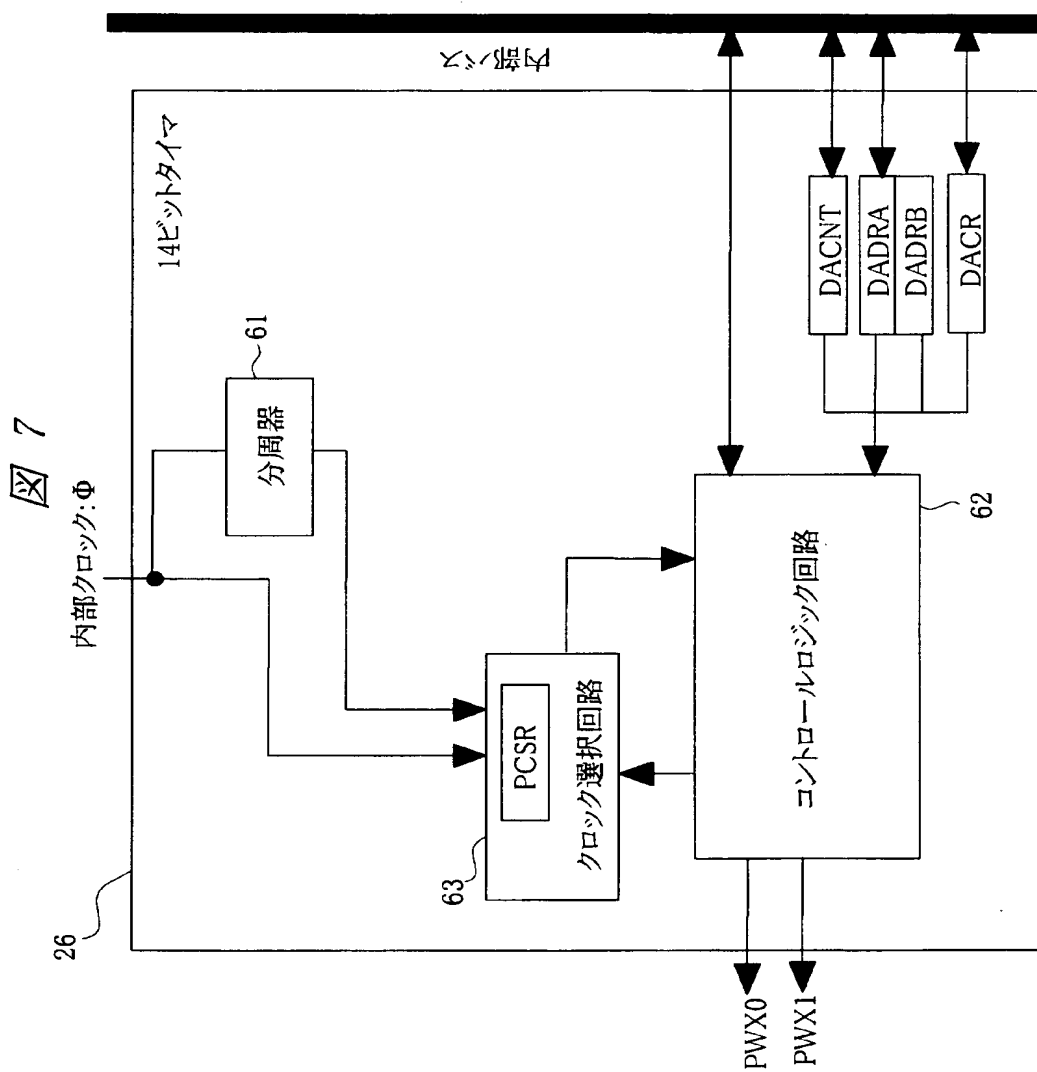
TCRY	TCSR			説明
	ビット2	ビット1	ビット0	
ビット4		CKS1	CKS0	
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
1	0	0	0	クロック入力禁止
1	0	0	1	φ/4096でカウント
1	0	1	0	φ/8192でカウント
1	0	1	1	φ/16384でカウント
1	1	0	0	オーバーフローでカウント
—	1	0	1	
—	1	1	0	
—	1	1	1	

【図 6】

図 6



【図 7】



【図 8】

図 8

ビット	ビット名	初期値	R/W	説 明
7	PWCKX1B	0	R/W	PWMX_1クロックセレクト
6	PWCKX1A	0	R/W	PWMX_1のDACRのCKSが1の状態でクロックを選択(図9参照)
5	PWCKX0B	0	R/W	PWMX_0クロックセレクト
4	PWCKX0A	0	R/W	PWMX_0のDACRのCKSが1の状態でクロックを選択(図9参照)
3	PWCKX1C	0	R/W	PWMX_1クロックセレクト
				PWMX_1のDACRのCKSが1の状態でクロックを選択(図9参照)
2				
1				
0	PWCKX0C	0	R/W	PWMX_0クロックセレクト
				PWMX_0のDACRのCKSが1の状態でクロックを選択(図9参照)

【図 9】

図 9

PWCKX0C PWCKX1C	PWCKX0B PWCKX1B	PWCKX0A PWCKX1A	分解能(T)	
0	0	0	システムクロック周期	×2で動作
0	0	1	システムクロック周期	×64で動作
0	1	0	システムクロック周期	×128で動作
0	1	1	システムクロック周期	×256で動作
1	0	0	システムクロック周期	×1024で動作
1	0	1	システムクロック周期	×4096で動作
1	1	0	システムクロック周期	×16384で動作
1	1	1	設定禁止	

【図 10】

図 10

ビット	ビット名	説 明
15	DA13	出力波形設定(図11参照)
14	DA12	
13	DA11	
12	DA10	
11	DA9	
10	DA8	
9	DA7	
8	DA6	
7	DA5	
6	DA4	
5	DA3	
4	DA2	
3	DA1	
2	DA0	
1	CFS	・R/W キャリアフリーケンシセレクト 0:基本周期=分解能(T)×64 で動作 DA13~DA0 の値の範囲はH'0100~H'3FFF 1:基本周期=分解能(T)×256 で動作 DA13~DA0 の値の範囲はH'0040~H'3FFF
0	—	リザーブビット

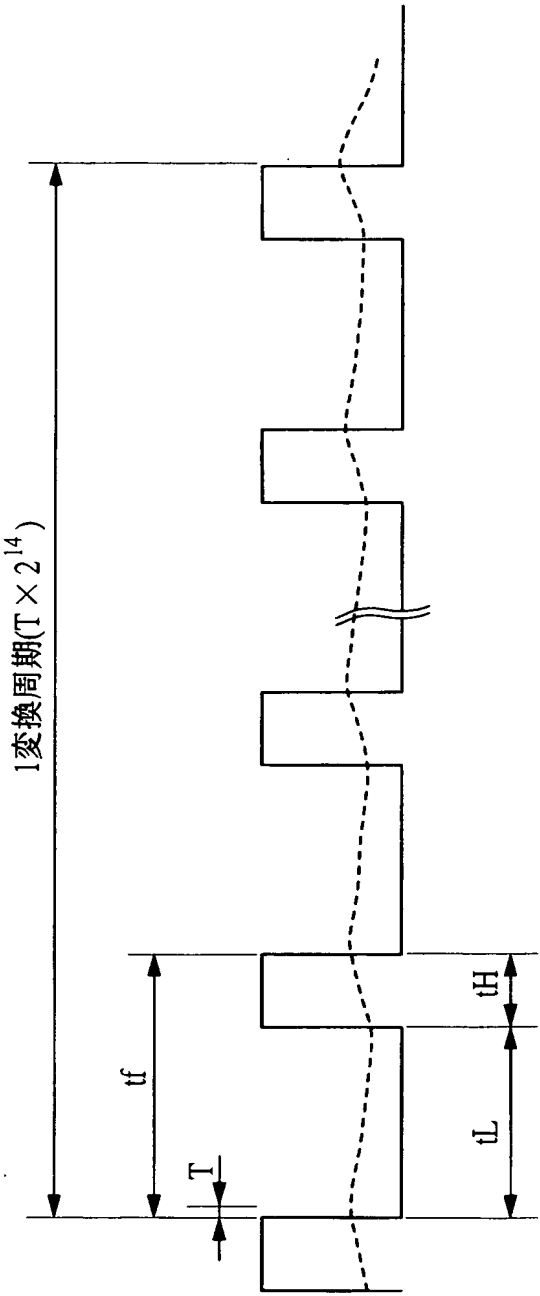
【図 11】

図 11

分解能T (μ s)	変換周期 (μ s)	DADRA,B (DA13~DA0)	Low幅 (μ s)	High幅 (μ s)
0.1	1638.4	H'0000	0.1	1638.3
		↓	↓	↓
		H'1000	409.6	1228.7
		↓	↓	↓
		H'3FFF	1638.3	0.1

【図 1 2】

図 12



【書類名】 要約書

【要約】

【課題】 アナログ回路を搭載することなく、冷却装置の制御および表示装置の輝度制御、さらにはバッテリーの充放電制御を実現することができるワンチップマイクロコンピュータを提供する。

【解決手段】 ノート型パーソナルコンピュータに用いられるワンチップマイクロコンピュータ 4 であって、演算処理を行う CPU 21 と、クロック信号を発生する CPG 22 と、制御プログラムなどを記憶するフラッシュメモリ 23 と、データなどを記憶する RAM 24 と、ファン 6, 7 を制御する 8 ビットタイマ 25 と、LCD の LCD 輝度コントローラ 8 およびバッテリー 9, 10 の電圧チャージャ 12 を制御する 14 ビットタイマ 26 などから構成され、アナログ回路を搭載することなく、8 ビットタイマ 25 によってファン 6, 7 を制御し、14 ビットタイマ 26 によって LCD の輝度を調整することができる。

【選択図】 図 1

【書類名】 出願人名義変更届（一般承継）

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2002-298189

【承継人】

【識別番号】 503121103

【氏名又は名称】 株式会社ルネサステクノロジ

【承継人代理人】

【識別番号】 100080001

【弁理士】

【氏名又は名称】 筒井 大和

【提出物件の目録】

【包括委任状番号】 0308729

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 特許第 3 1 5 4 5 4 2 号 平成 1 5 年 4 月 1 1 日付け
提出の会社分割による特許権移転登録申請書 を援用
する

【物件名】 権利の承継を証明する承継証明書 1

【援用の表示】 特願平 4 - 7 1 7 6 7 号 同日提出の出願人名
義変更届（一般承継）を援用する

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 9 8 1 8 9
受付番号	5 0 3 0 1 1 9 4 7 3 7
書類名	出願人名義変更届（一般承継）
担当官	伊藤 雅美 2 1 3 2
作成日	平成 1 5 年 9 月 4 日

< 認定情報・付加情報 >

【提出日】 平成 1 5 年 7 月 1 8 日

特願 2 0 0 2 - 2 9 8 1 8 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 2 - 2 9 8 1 8 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 2 3 3 5 9 4]

1. 変更年月日 1 9 9 0 年 8 月 3 1 日
[変更理由] 新規登録
住 所 北海道亀田郡七飯町字中島 1 4 5 番地
氏 名 日立北海セミコンダクタ株式会社
2. 変更年月日 2 0 0 2 年 1 1 月 1 5 日
[変更理由] 名称変更
住所変更
住 所 北海道千歳市泉沢 1 0 0 7 番地 3 9
氏 名 株式会社北日本セミコンダクタテクノロジーズ
3. 変更年月日 2 0 0 3 年 4 月 1 1 日
[変更理由] 名称変更
住 所 北海道千歳市泉沢 1 0 0 7 番地 3 9
氏 名 株式会社ルネサス北日本セミコンダクタ

特願 2 0 0 2 - 2 9 8 1 8 9

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ